

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-51330

(43) 公開日 平成8年(1996)2月20日

(51) Int.Cl. <sup>a</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G	3/20	C		
	3/30	C		
		A		

審査請求 未請求 請求項の数 1 F D (全 4 頁)

(21) 出願番号 特願平6-201520

(22) 出願日 平成6年(1994)8月4日

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 山口 英人

東京都中野区東中野三丁目14番20号 国際  
電気株式会社内

(72) 発明者 高田 昌敏

東京都中野区東中野三丁目14番20号 国際  
電気株式会社内

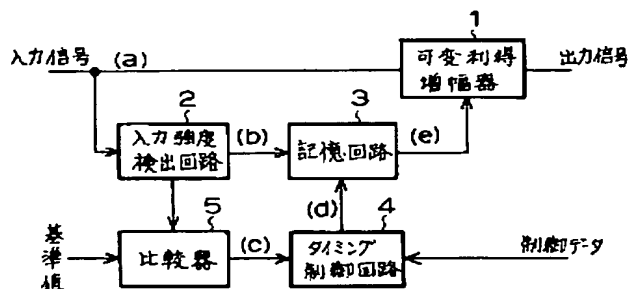
(74) 代理人 弁理士 大塚 学

(54) 【発明の名称】 パースト信号用自動利得制御回路

(57) 【要約】

【目的】線形変調方式の受信信号の自動利得制御回路をパースト信号に追従できるようにする。

【構成】入力強度検出回路2で検出したパースト信号の受信レベル(b)を比較器5に入力して基準値を超えた受信情報(c)をタイミング制御回路4に与える。タイミング制御回路4は、パースト信号時間、パースト間隔、受信情報(c)の先頭から受信レベル(b)が安定するまでの時間 $t_2$ 、パースト終了後のパースト休止区間の所定の時間 $t_3$ を指定する制御データを記憶回路3に対して入力し、時刻 $t_2$ に受信レベル(b)を書き込み、時刻 $t_3$ に記憶内容を読み出して可変利得増幅器1に与えるタイミング制御信号(d)を出力するように構成した。



## 1

## 【特許請求の範囲】

【請求項 1】 バースト入力信号を利得制御信号によって制御された利得で増幅する可変利得増幅器と、前記バースト入力信号の受信レベルを検出して出力する入力強度検出回路と、

該入力強度検出回路の出力レベルを基準値と比較し該基準値を超えた各バーストに対応する信号を出力する比較器と、

前記入力強度検出回路の出力を、タイミング制御信号に従って更新記憶／読み出しを行う記憶回路と、バースト時間、バースト間隔、入力信号レベルが前記基準値を超えて前記入力強度検出回路の出力が安定するまでの時間  $t_2$ 、及びバースト区間終了後バースト間隔内の所定の時間  $t_3$  を指定する制御データに従って前記記憶回路に対して、前記時間  $t_2$  に前記入力強度検出回路の出力を記憶させる更新記憶タイミング制御信号を出力し、前記時間  $t_3$  に記憶内容を出力させる読み出しタイミング制御信号を出力する制御回路とを備えたバースト信号用自動利得制御回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、無線受信機に用いられ、バースト信号の受信に対応できる自動利得制御回路（以下、AGC回路という）に関するものである。

## 【0002】

【従来の技術】無線ローカルエリアネットワーク（LAN: Local Area Network）等では短いパケットに区分された通信データをバースト伝送する方式が一般に採用されている。このようなバースト信号を受信する受信機での入力の増幅方法として、非線形変調の場合は、リミッタアンプなどを利用する方法があり、バースト信号の受信増幅にも対応は可能であるが、電波の周波数の有効利用に寄与する線形変調の場合は、受信入力に対する線形性を維持するためのAGC回路が必要である。

【0003】図5は従来のAGC回路の構成例図である。図5において、1は可変利得増幅器、2は入力強度検出回路である。この回路では、入力信号のレベルを入力強度検出回路2によって検出する。この検出信号はRSSI（Receiving Signal Strength Indicator）と呼ばれている。周囲環境の影響で入力信号レベルが変動しても可変利得増幅器1の出力レベルが大きく変動しないようにするため、入力強度検出回路2からの出力に対応して可変利得増幅器1の利得を変えて出力信号レベルを一定に保つように制御することができる。

## 【0004】

【発明が解決しようとする課題】しかしながら、TDM A（Time Division Multiple Access）通信方式における振幅変調を伴う線形変調方式のバースト信号が入力された場合、バースト信号のレベル変動は数10dBになり急激であるため、可変利得増幅器1の応答が追従でき

## 2

なくなる。このときの回路動作のタイムチャートを図6に示す。図示したように、入力バースト信号の先頭から、RSSI電圧が立ち上がって出力レベルが安定状態になるまでの過渡状態の間の信号が正常に増幅されないという不具合が生ずる。このことは、高速通信で、バースト区間が短くなる程、バースト先頭から大半の部分の再生信号が劣化して無効となり、有効に再生できる信号部分が少なくなるという問題を生ずる。

【0005】本発明の目的は、従来回路において問題となっているバースト信号受信時におけるバースト先頭部分の再生信号の劣化を回避し、特に、振幅変調を伴う変調方式のバースト信号でも入力レベルの急激な変動に追従して安定した出力を得ることができるバースト信号用自動利得制御回路を提供することにある。

## 【0006】

【課題を解決するための手段】本発明の自動利得制御回路は、バースト入力信号を利得制御信号によって制御された利得で増幅する可変利得増幅器と、前記バースト入力信号の受信レベルを検出して出力する入力強度検出回路と、該入力強度検出回路の出力レベルを基準値と比較し該基準値を超えた各バーストに対応する信号を出力する比較器と、前記入力強度検出回路の出力を、タイミング制御信号に従って更新記憶／読み出しを行う記憶回路と、バースト時間、バースト間隔、入力信号レベルが前記基準値を超えて前記入力強度検出回路の出力が安定するまでの時間  $t_2$ 、及びバースト区間終了後バースト間隔内の所定の時間  $t_3$  を指定する制御データに従って前記記憶回路に対して、前記時間  $t_2$  に前記入力強度検出回路の出力を記憶させる更新記憶タイミング制御信号を出力し、前記時間  $t_3$  に記憶内容を出力させる読み出しタイミング制御信号を出力する制御回路とを備えたことを特徴とするものである。

## 【0007】

【実施例】図1は本発明の実施例を示す構成図である。図1において1は可変利得増幅器、2は入力強度検出回路で従来と同じである。3は記憶回路、4はタイミング制御回路、5は比較器である。可変利得増幅器1は記憶回路3からの出力eに従った利得で入力信号aを増幅する。入力強度検出回路2は入力信号aの受信レベルを検出して入力信号レベル情報を記憶回路3と比較器5に与える。記憶回路3は入力強度検出回路2の出力値bを一時記憶する。記憶するタイミングや記憶値を読み出して出力するタイミングはタイミング制御回路4からの制御信号dによって制御される。タイミング制御回路4は外部から入力される制御データと比較回路5からの出力cをもとに、記憶回路3に対して記憶するタイミングと記憶値を読み出して出力するタイミングを指示する制御信号dを出力する。比較回路5は入力強度検出回路2の出力と基準値とを比較し、入力信号レベルが基準値を超えたとき信号cをタイミング制御回路4へ出力する。基準

値は誤動作防止のため雑音レベル以上の値に設定され、制御データには、一連のバースト信号のバースト時間、バースト間隔、及び後述する  $t_2$ 、 $t_3$  が含まれる。

【0008】本発明の上記実施例の動作を、図2、図3及び図4のタイムチャートによって説明する。図2は図1の回路に連続するバースト信号が入力されたときの各ブロックの動作の一例である。(a)は連続するバースト信号A、B、Cを示す。(b)は入力強度検出回路2の検出波形である。(c)は比較器5の出力波形であり、基準値を超えて受信の判定をするまで時間  $t_1$  の遅延が生じている。バースト信号A、B、C区間でのそれぞれの受信レベルには、多少の違いがあることがあり、(c)の  $t_1$  はそれぞれ異なる。そのため、A、B、Cのレベルの差によっては  $t_1$  が各バーストで大きく異なることは可能性として考えられる。しかし  $t_1$  は入力強度検出回路22のみの応答時間であるので、バースト信号時間は通常  $t_1$  よりも充分大きく  $t_1$  の変動は無視できるほど小さい。(d)はタイミング制御回路4の出力dの波形であり、受信の判定後、受信レベル出力が安定するまでの時間  $t_2$  後に、タイミング制御回路4は記憶回路3に入力強度検出回路2の出力値を記憶させるタイミングパルスを出し、バースト区間終了後時間  $t_3$  経過してから、タイミング制御回路4は記憶回路3の記憶内容を読み出して出力させるタイミングパルスを出し、(e)は記憶回路3から出力される可変利得増幅器1の利得制御信号であり、可変利得増幅器1の利得を制御する値は、(バーストAに対応する利得) → (バーストBに対応する利得) → ……と各バースト毎に直前(1バースト過去)の受信レベルで制御する。このようにしてバースト区間内において急激に大きなレベル変動が生じない限り各バースト信号の先頭から安定した利得制御を行うことができる。

【0009】各バースト信号の間の無信号区間における制御レベルは、最新のバースト区間での信号レベルに対応した値に固定される。また、無信号区間に可変利得増幅器1への制御レベルを更新するため、更新による可変利得増幅器1の出力の変動をバースト信号区間外にしておくことができる。従って、従来回路の構成例における可変利得増幅器1で発生していたバースト開始時のAGC出力の過渡状態は解消され、バースト信号受信と同時に安定状態を得ることができる。各バースト区間の受信入力レベルの差は、無信号区間のレベルに比べ明らかに小さいので制御レベルの変更にともなう可変利得増幅器1の

応答時間も小さい。

【0010】そこで、図3に示すように受信入力レベルを記憶すると同時に制御レベルを変動させることにより比較的短い時間で応答するように構成することも可能である。

【0011】さらに、バースト区間が長く、バースト区間を一定の制御レベルで行うことが妥当でない場合は、図4に示すように、受信入力レベルが安定して取り込むことができる領域では記憶内容を時間的に小さい間隔  $\Delta t$  で逐次更新し、更新された受信入力レベルを利用して制御を行い、それ以外の領域では最終的に記憶したレベルを保持することにより、バースト信号の入力レベルに追従し、かつ安定した制御を行うように構成することができる。

【0012】これまでの説明では説明を簡単にするために、制御に使用する受信入力レベルは、直前のバースト信号または当該信号のみを対象としたが、TDMA (Time Division Multiple Access) システム等の基地局受信の場合のように、異なる複数の移動局からのバースト区間の受信入力レベルを個別にそれぞれ移動局毎に記憶更新することにより数個前のバースト区間の受信入力レベルの情報に基づく利得制御を安定に行うように構成することも明らかである。

#### 【0013】

【発明の効果】以上詳細に説明したように、本発明を実施することにより、バースト信号受信に対して各バーストの先頭から安定した利得の増幅出力信号が得られるため、線形変調方式バースト伝送への適応を可能にすることができ実用上極めて大きな効果がある。

#### 【図面の簡単な説明】

【図1】本発明の実施例を示す構成図である。

【図2】本発明の動作例を示すタイムチャートである。

【図3】本発明の動作例を示すタイムチャートである。

【図4】本発明の動作例を示すタイムチャートである。

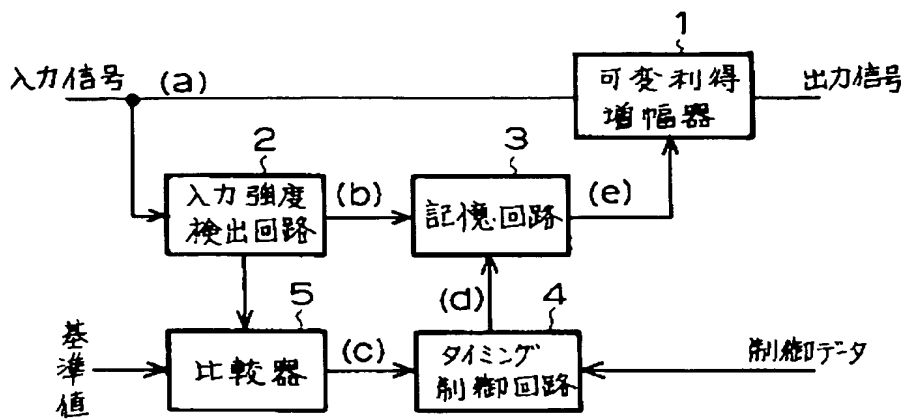
【図5】従来のAGC回路の構成例図である。

【図6】従来のAGC回路にバースト信号を入力したときのタイムチャートである。

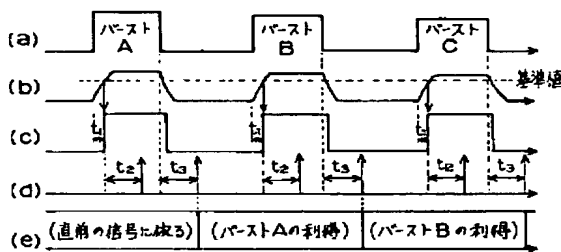
#### 【符号の説明】

- 1 可変利得制御回路
- 2 入力強度検出回路
- 3 記憶回路
- 4 タイミング制御回路
- 5 比較器

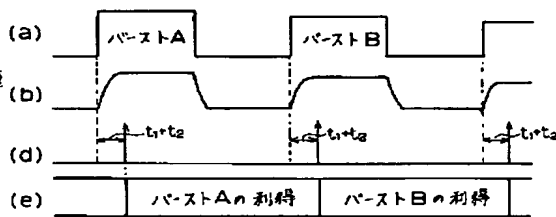
【図 1】



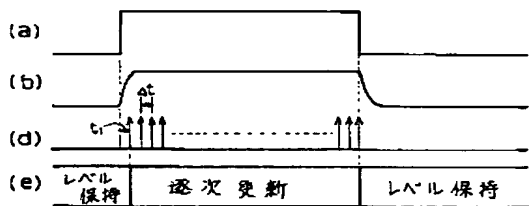
【図 2】



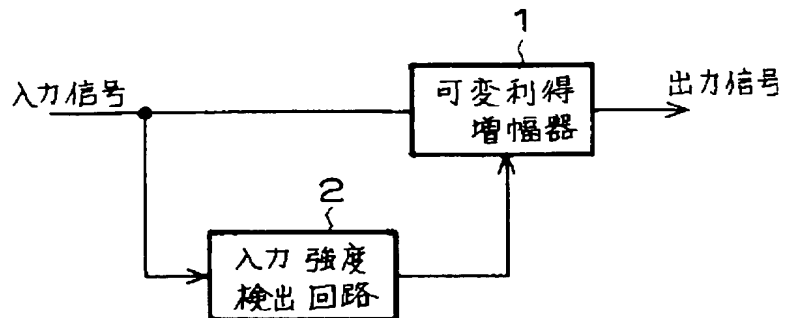
【図 3】



【図 4】



【図 5】



【図 6】

